

# INTERFACES

## 3.1 ESTRUCTURA DE LAS INTERFACES SERIE V

En este capítulo presentamos las interfaces entre los dispositivos de comunicaciones. Éstas fueron organizadas coherentemente a través de foros del UIT-T y de otras instituciones. La mayoría incluyen especificaciones de señalización entre el equipo terminal de datos (DTE) y el equipo terminal del circuito de datos (DCE). De manera limitada incluyen procedimientos para la señalización entre dos DTEs. Para empezar presentamos su definición.

**Una interface es la frontera definida por características de interconexión físicamente comunes, la cual tiene señales de intercambio adecuadamente definidas.**

En este capítulo trataremos las interfaces de la serie V del UIT-T (figura 3.1) y después las interfaces generadas por la EIA y la TIA. En primer lugar, abordaremos las normas V.10 y V.11, y luego la V.28; a continuación, los circuitos de interconexión V.24 y, finalmente, las interfaces V.35 y V.36.

### 3.1.1 V.10

Esta recomendación, titulada “**Características eléctricas de los circuitos de enlace asimétricos de doble corriente para uso general con equipo de circuitos integrados en la transmisión de datos**”,

especifica conexiones no balanceadas. El término no balanceado en este contexto significa que cada circuito de interface tiene un conductor vivo y comparte una tierra común con los demás circuitos. Los voltajes se miden con respecto a tierra.

Esta recomendación norma las interfaces de pares alámbricos entre el terminal (DTE) y el módem (DCE) pero, con modificaciones, es apropiada para el cable coaxial. La V.10 es similar a la V.28 (que discutiremos más adelante en este capítulo). La diferencia principal es que la V.10 permite velocidades de transmisión hasta 100 Kbps y la V.28, sólo hasta 20 Kbps.

Los niveles de voltaje de la V.10 están entre +0.3 y -0.3 voltios y la longitud máxima de cable permitida es de 10 metros. En la figura 3.2 se puede apreciar la representación funcional de un circuito de intercambio de esta norma. En su anexo A se indicará la manera de conectar la interface V.10 con la V.28. En su anexo B se definirá su uso para el cable coaxial.

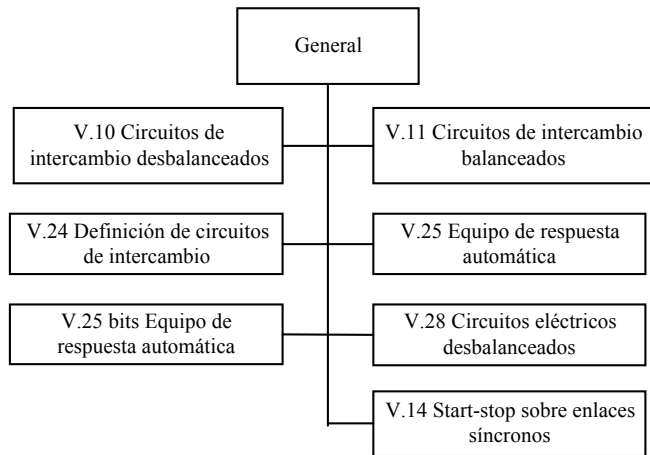


Figura 3.1 Normas sobre interfaces de la serie V

3.1.2 V.11

Esta recomendación se titula en el libro azul como: “**Características eléctricas de los circuitos de enlace simétricos de doble corriente para uso general con equipo de circuitos integrados en la transmisión de datos específica conexiones balanceadas**”. La figura 3.3 muestra el diagrama funcional de esta norma.

El término balanceado en este contexto significa que cada circuito de interface tiene dos conductores: uno para la señal y otro para el retorno. Un circuito de enlace simétrico consiste en un generador simétrico conectado a un receptor simétrico mediante un par de interconexión simétrico. En un generador simétrico, la suma algebraica de los potenciales de sus dos terminales con respecto a tierra debe ser constante para todas las señales transmitidas.

El generador y los componentes de carga están concebidos de tal modo que la interferencia mutua con circuitos de enlace adyacentes sea mínima. Esta técnica se conoce como señalización diferencial y trabaja bien en ambientes ruidosos.

Los umbrales del receptor son +0.3 y -0.3 voltios. Sus características eléctricas le permiten una velocidad de transmisión de hasta 10 Mbps. Consecuentemente, esta recomendación se emplea en sistemas que requieren velocidades altas de transferencia de datos, tales como redes de área local.

3.1.3 V.24

Esta norma titulada “**Lista de definiciones de los circuitos de intercambio entre equipos terminales de datos y equipos terminales de circuito de datos**” es una de las más ampliamente usadas y su importancia radica en que define las funciones de los circuitos de intercambio que existen entre el DTE (terminal) y el DCE (módem o multiplexor o concentrador o nodo). Sin estas definiciones no sería posible conectar equipos de diferentes marcas. Norma los circuitos de intercambio para transferir las señales de datos, de control, de temporización y tierra.

Esta norma no especifica las características eléctricas, ni las dimensiones físicas de los circuitos y sus correspondientes conectores, los cuales son establecidos por normas como la V.10, V.11 y V.28. Para las dimensiones físicas se utiliza la norma 2110. La V.24 es, en un sentido, un superconjunto de normas y los vendedores eligen los circuitos apropiados para sus productos.

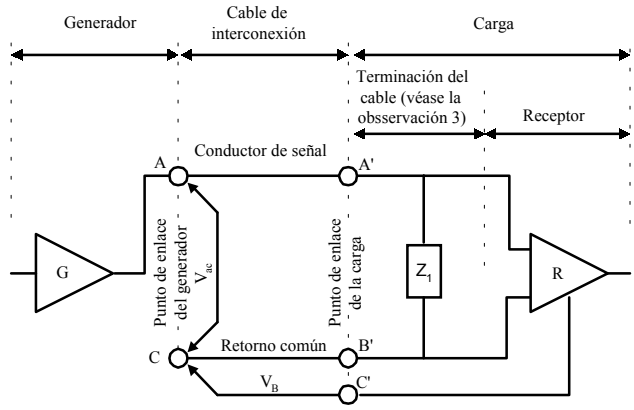


Figura 3.2 Circuitos de intercambio desbalanceados, según norma V.10

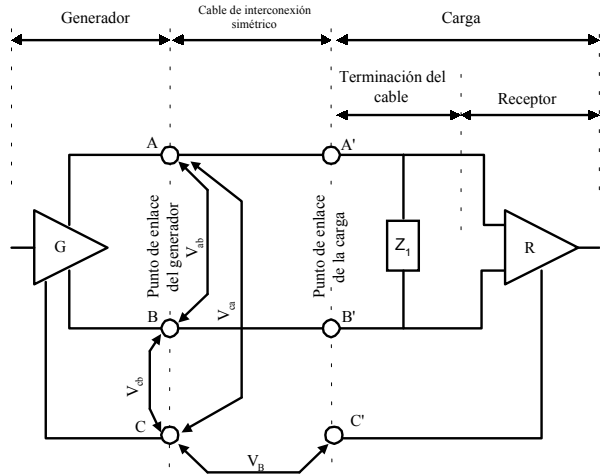


Figura 3.3 Circuitos de intercambio balanceados de la V.11

Esta norma se aplica a:

- a) Comunicaciones síncronas y asíncronas.
- b) Línea dedicadas y líneas conmutadas.
- c) Circuitos de 2 y de 4 hilos.
- d) Circuitos punto a punto y multipunto.
- e) Ciertas redes públicas de datos.

Tiene dos grupos de circuitos: serie 100 y serie 200. Los circuitos de la serie 100 se muestran en el cuadro 1/V.24 del anexo A, donde se da la norma V.24. Los circuitos de la serie 200 se usan discrecionalmente según la aplicación. A continuación desarrollamos las características mecánicas, eléctricas, funcionales y de procedimiento de la norma V.24.

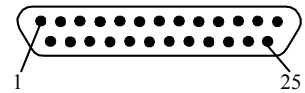
**3.1.3.1 Características mecánicas**

Se refieren a la conexión física que debe adoptarse. Se rige por la ISO 2110 (véase la figura 3.4). En teoría debe conectarse un cable de 25 hilos, en la práctica se usan sólo cerca de 10 hilos.

**3.1.3.2 Características eléctricas**

Se refieren a los niveles de voltaje y la temporización de las señales. El DTE y el DCE deben usar:

- a) el mismo código (por ejemplo: NRZ - L)
- b) el mismo nivel de voltaje para determinado dígito:  
 $V_{-} = -1$  y  $V_{+} = 0$
- c) los elementos de señal deben tener la misma duración



**Figura 3.4** Conector de 25 pines 2110 de la ISO

**3.1.3.3 Características de procedimiento**

Éstas especifican la secuencia de los eventos para transmitir y recibir datos, basada en las características funcionales. A continuación presentamos en la tabla 3.1 de los circuitos V.24 más importantes, agrupados de acuerdo a sus características funcionales.

		<b>a) Señales de datos</b>	Hacia el	PIN	EIA
103	TD	Datos generados por TERMINAL	MODEM	2	BA
104	RD	Datos recibidos por MODEM	TERMINAL	3	BB
		<b>b) Señales de control</b>			
105	RTS	TERMINAL desea transmitir	MODEM	4	CA
106	RFS	MODEM listo para transmitir (Respuesta a RTS)	TERMINAL	5	CB
107	DSR	MODEM listo para operar	TERMINAL	6	CC
109	DRSD (DCD)	EI MODEM recibe señal portadora	TERMINAL	8	CF
108 / 2	DTR	TERMINAL listo para operar	MODEM	20	CD
108 / 1	CDSL	Conectar el MODEM a la línea	MODEM	20	
110	SQD	Calidad de la señal recibida	TERMINAL	21	CG
125	RI	MODEM recibe señal de timbrado	TERMINAL	22	CE
111		Seleccionar entre dos velocidades	MODEM	23	CH
		<b>c) Señales de temporización</b>			
113	TC	Reloj de transmisión desde el TERMINAL	MODEM	24	DA
114	RC	Reloj de recepción desde el MODEM	TERMINAL	15	DB
115	EC	Reloj externo	TERMINAL	17	DD
		<b>d) Señales de tierra</b>			
101	PG	Señal de tierra de chasis (protección)	-----	1	AA
102	SG	Señal de tierra de retorno de señales	-----	7	AB
		<b>e) Señales de prueba</b>			
141		Lazo de prueba local	MODEM	18	LL
142		Indicador de estado de prueba	TERMINAL	25	TM

**Tabla 3.1** Principales circuitos de intercambio V.24

### 3.1.3.4 Características funcionales

Éstas especifican las funciones que deben realizarse asignando significado a cada uno de los circuitos de intercambio. Éstas se pueden clasificar en las siguientes categorías:

- Señales de datos.
- Señales de temporización.
- Señales de control.
- Señales de tierra.
- Señales de prueba (V.54).
- Señales de canal secundario.

### 3.1.3.5 Ejemplos de operación de los circuitos de intercambio V.24

En las figuras 3.5 y 3.6 se muestran ejemplos de la operación en *half duplex* y *full duplex*.

### 3.1.4 V. 28

Esta recomendación titulada “Características eléctricas de los circuitos de enlace asimétrico para transmisión por corriente doble” define las características eléctricas de la interface (transmisión y recepción) entre módem y terminal. La figura 3.7 muestra el circuito de enlace equivalente. Sus características son:

- a) La resistencia de corriente continua (DC) en la recepción estará entre 3000 y 7000 Ω y su capacitancia no debe ser mayor de 2500 pF.
- b) El voltaje del transmisor (*driver*) no será mayor de 25 v. Deberá generar un voltaje entre 5 y 15 v para el rango de 3000 y 7000 Ω.
- c) Los estados de la señal de temporización son: Estado activo (ON), un voltaje más positivo que +3 v, y estado inactivo (OFF), un voltaje más negativo que -3 v.
- d) Los estados de la señal son: un 1 binario corresponde a un voltaje más negativo que -3 v y un 0 binario a un voltaje más positivo que +3 v.
- e) La región de transición está entre +3 y -3 v. No hay señal definida allí.

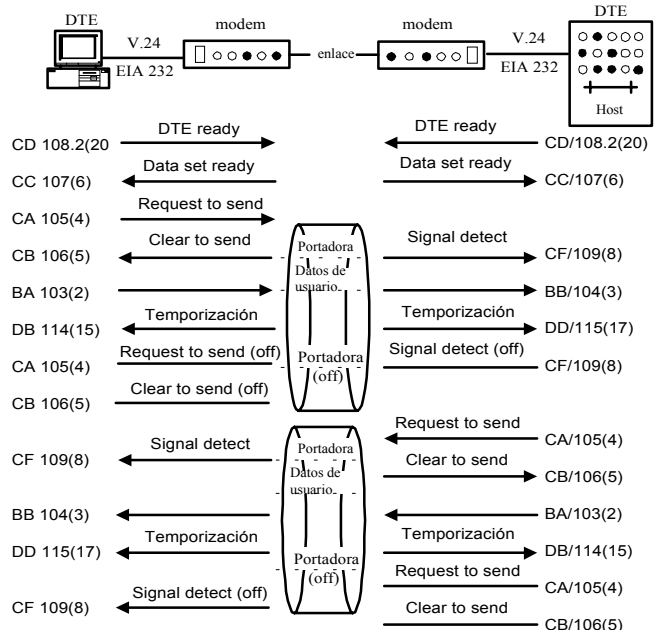
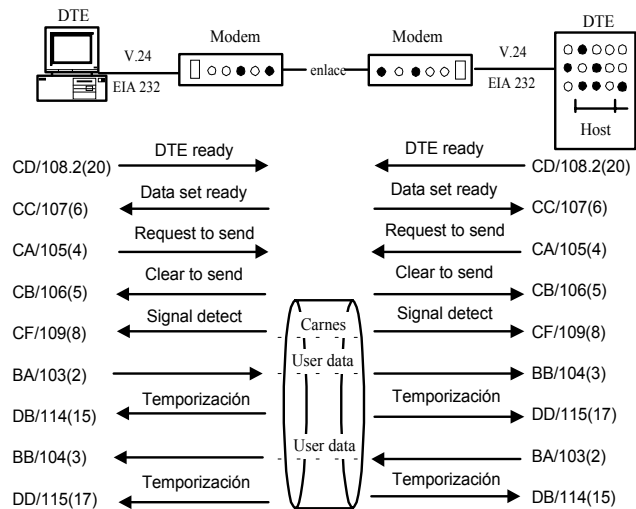


Figura 3.5 Operación *half duplex*



Donde XX/YYY(ZZ)

XX = designación EIA 232 D de circuitos de intercambio  
 YYY = designación de circuitos de intercambio V.24  
 (ZZ) = Asignación de pines ISO 2110

= canal Full duplex transportando datos en ambas direcciones

Figura 3.6 Operación *full duplex*

f) La máxima velocidad de transmisión de esta norma es 20.000 bps.

**3.1.5 V.35**

Esta interface es una combinación de la norma V.35 y la EIA 232 y no es un verdadero conector CCITT. Todos los terminales de datos y de temporización se adhieren a la norma V.35 (circuitos balanceados y bajos voltajes) y las señales de control son voltajes EIA 232 (desbalanceados). Las tensiones según la V.35 difieren de la recomendación V.11, pues fue una de las primeras recomendaciones para interfaces. Para los pines según V.35 (balanceados) tenemos:

Nivel lógico	Voltajes (V.35)	V.11
1	- 0,55 v +/- 20 %	- 0,3 a - 6 v
0	+ 0,55 v +/- 20 %	+ 0,3 a + 6 v

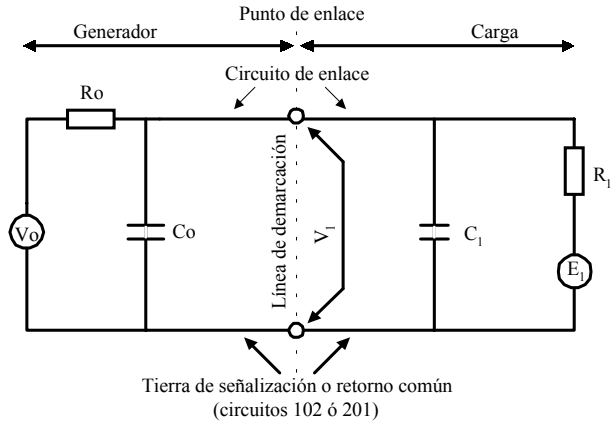
Y para los pines según RS-232 (desbalanceados) (según V.28)

Nivel lógico	Voltajes (V.28)	V.10
1	- 3 a - 15 v	- 0,3 a - 6 v
0	+ 3 a + 15 v	+ 0,3 a + 6 v

Todos los pines de datos y de temporización se añaden a la especificación V.35 que son circuitos balanceados y de bajo voltaje. Sin embargo, todos los pines de control son voltajes EIA-232 desbalanceados. Además, ellos han incluido los pines CCITT en sus descripciones de la V.35, pero ellos no son usados en el conector tipo DDS de 56 Kbps; los aspectos tales como temporización externa, lazos de realimentación y modos de prueba no están disponibles. Las funciones de prueba, lazo (*loop*) local y lazo (*loop*) remoto se asignan de acuerdo a cada fabricante. En la tabla 3.2 se presenta la asignación de pines (*pin out*). En la figura 3.8 se presenta el conector macho y sus posiciones de letras. Nótese que las funciones del CCITT V.35 están a la derecha y las funciones EIA 232 están a la izquierda.

**3.1.6 V.36**

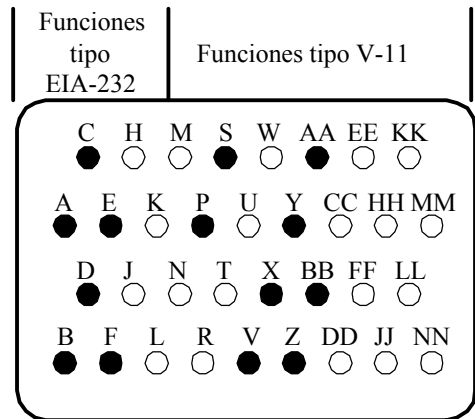
Esta interface tiene una velocidad de transmisión recomendada de 48 a 72 Kbps. La recomendación V.10 define las características eléctricas de sus líneas desbalanceadas de control y comando. Las líneas balanceadas de datos y temporización son normadas por la recomendación V.11. Las funciones de las otras líneas de interface son definidas por la norma V.24 y tiene un conector de 37 pines (norma ISO 4902). Sus pines se dan en la tabla 3.3.



Donde:

- Vo**: tensión del generador en circuito abierto;
- Ro**: resistencia efectiva total en corriente continua, asociada al generador, medida en el punto de enlace;
- Co**: capacidad efectiva total asociada al generador, medida en punto de enlace;
- V1**: tensión en el punto de enlace con relación a tierra de señalización o retorno común;
- C1**: capacidad efectiva total asociada a la carga, medida en el punto de enlace;
- R1**: resistencia efectiva total en corriente continua, asociada a la carga, medida en el punto de enlace;
- E1**: tensión de carga en circuito abierto (tensión de polarización).

**Figura 3.7** Circuito desbalanceado según norma V.28



**Figura 3.8** Conector macho V.35

PINES DEL TIPO V.35

PIN	NOMBRE	FUNCIÓN	DTE - DCE	NORMA
P	TxD -A	Transmisión de datos pin A	→	V.35
S	TxD -B	Transmisión de datos pin B	→	V.35
R	RD - A	Recepción de datos pin A	←	V.35
T	RD - B	Recepción de datos pin B	←	V.35
Y	TxC - A	Reloj de Transmisión pin A	←	V.35
AA	TxC - B	Reloj de Transmisión pin B	←	V.35
V	RxD - A	Reloj de recepción pin A	←	V.35
X	RxD - B	Reloj de recepción pin B	←	V.35
U	XTC - A	Reloj Externo de datos pin A	→	V.35
W	XTC - B	Reloj Externo de datos pin B	→	V.35
Z		No asignado		
BB		No asignado		
CC		No asignado		
DD		No asignado		
EE		No asignado		
FF		No asignado		
HH		No asignado		
JJ		No asignado		
KK		No asignado		
LL		No asignado		
MM		No asignado		
NN		No asignado		

PINES DEL TIPO RS -232

A	FG	Tierra de chasis (Frame Ground)	↔	RS-232
B	SG	Tierra de señal (Signal Ground)	↔	
C	RTS	Request To Send	→	RS-232
D	CTS	Clear To Send	←	RS-232
E	DSR	Data Set Ready	←	RS-232
F	DCD	Detector de portadora	←	RS-232
H	DTR	Data Terminal Ready	→	RS-232
J	RI	Indicador de timbrado		
k	Test	Test local		
L		No asignado		
M		No asignado		
N		No asignado		

Tabla 3.2 Designación de pines de la interface V.35

ABREVIATURAS SEGÚN V. 24, V.10 Y V.11	DESIGNACIÓN DE LAS LÍNEAS DE INTERFACE	PIN
<b>CANAL PRINCIPAL</b>		
102	Tierra de señal o retorno común	19
102 a	Retorno común del DTE	37
102 b	Retorno común del DCE	20
103 a	Transmisión de datos	4
103 b		22
104 a	Recepción de datos	6
104 b		24
105 a	Request To Send	7
105 b		25
106 a	Ready For Sending	11
106 b		29
107 a	Data Set Ready	9
107 b		27
109 a	Data Channel Received Line Signal Detector (Data Carrier Detect – DCD)	13
109 b		31
113 a	Señal de Temporización para transmisión desde el DTE	17
113 b		35
114 a	Señal de Temporización para transmisión desde el DCE	5
114 b		23
115 a	Señal de Temporización de recepción desde el DCE	8
115 b		26
<b>PRUEBAS DE OPERACIÓN</b>		
140	Prueba de mantenimiento Loopback	14
141	Loopback local	10
142	Indicador de prueba	18

Nota: Cuando se usa blindaje, este se debe conectar al pin 1.

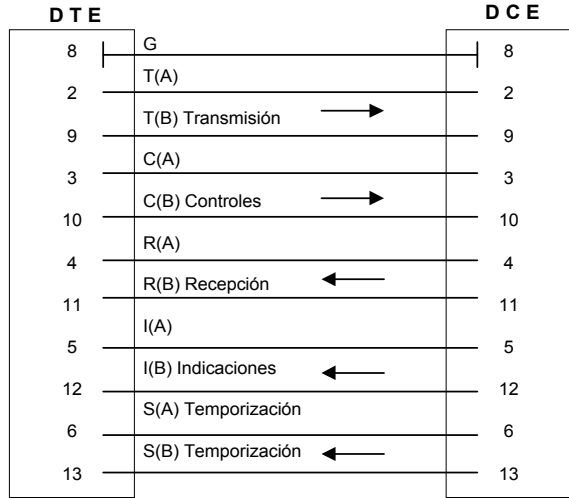
Tabla 3.3 Configuración de pines y circuitos de la norma V.36

**3.1.7 X.21**

Para usar menos circuitos, una alternativa es tener mayor lógica en la interface DTE-DCE. Éste es el enfoque del X.21. Actualmente el X.21 no se utiliza a nivel lógico, aunque sí a nivel físico. La figura 3.9 muestra el conector de 15 pines y la tabla 3.4, sus designaciones.

**3.2 NORMAS DE INTERFACES EIA / TIA**

Algunas interfaces de datos básicas han tenido recientemente cambios mayores. Es importante comprender completamente nuestros requerimientos de interface, debido a que ellos son el mayor problema para una instalación exitosa. De allí es imperativo que las interfaces representen gran parte del planeamiento de una red.



**Figura 3.9** Interface balanceada X.21. Los números se refieren a los pines del conector ISO 4903

NOMBRE	Dirección hacia	FUNCIÓN
Tierra de señal (G)	—	
Retorno común del DTE (Ga)	DCE	
Transmitir (T)	DCE	Transporta datos de usuario así como información de control de red, dependiendo del estado de (I) y (C).
Recibir (R)	DTE	Lo mismo que (T) pero en dirección opuesta.
Control (C)	DCE	Da información de control al DCE (p.e.: desconexión ON/OFF)
Indicación (I)	DTE	Proporciona indicadores al DTE (p.e.: inicio de una fase de transferencia de datos transparentes)
Señal de temporización	DTE	Proporciona temporización de bit
Temporización de byte	DTE	Proporciona temporización de byte (8 bits)

**Tabla 3.4** Descripción de los circuitos de la interface X.21

La Asociación de Industrias Electrónicas y de Telecomunicaciones (*Electronic/Telecommunications Industries Association EIA/TIA*) y el Instituto de Ingenieros Eléctricos y Electrónicos (*Institute of Electrical and Electronic Engineers - IEEE*) ofrecen la mayor parte de normas de ingeniería para equipos de comunicaciones. El Instituto Americano Nacional de Normas (*American National Standard Institute - ANSI*) valida los documentos que son sólidos y que no entran en conflicto con otras normas.

Sobre los años la terminología ha cambiado para reflejar las normas internacionales, pero la actividad de la *International Electrotechnical Commission IEC* no ha progresado lo suficiente para hacer una comparación entre documentos. El fin de las normas es reducir los problemas cuando se conectan equipos de diferentes fabricantes. Como se dijo, los fabricantes se toman libertades cuando interpretan las normas. La EIA/TIA es un buen ejemplo de que la industria reconoce la inhabilidad para controlar a los fabricantes al tomar decisiones unilaterales. Su tarea en el proceso de selección es determinar las diferencias entre interfaces de distintos fabricantes. En la tabla 3.5 las presentamos.

1. EIA/TIA 232E	8. RS 449
2. EIA/TIA-232E Alt A	9. RS 485
3. RS 422 A	10. RS 488
4. RS 423 A	11. ANSI/EIA-530
5. RS 357	12. EIA/TIA-574
6. RS 366	13. RJ-11
7. RS 408	14. RJ-12

**Tabla 3.5** Relación de interfaces EIA/ TIA

### 3.2.1 EIA/TIA 232E (25 PINES)

En julio de 1991 la norma básica EIA-232 fue revisada para, entre otras cosas, eliminar la norma EIA-232D (una interface de 9 pines) ya que había un malentendido muy difundido de que éste era un reemplazo para el antiguo EIA RS-232. La norma de reemplazo para la interface de 9 pines es la ANSI/EIA/TIA-574-1990 ó EIA-574. Otra mayor revisión con EIA-232E fue la introducción de una interface más pequeña llamada EIA-232E Alt A - una interface de 26 pines. Ésta pudo ser la interface del futuro por ser similar a la interface de 9 pines, pero con mucha más capacidad. La interface EIA-232 está limitada a 20 Kbps, por lo que para mayores velocidades se recomienda:

- La norma EIA-530 (que es un reemplazo de la norma EIA-449)
- La norma EIA-561 (tipo RJ45 o miniatura de ocho conectores)
- La norma EIA-574 (reemplazo de 9 pines para el EIA-232B)

La norma EIA-232 tiene conector macho para el equipo terminal de datos (*Data Terminal Equipment* - DTE) y conector hembra para el equipo de comunicación de datos (*Data Communication Equipment* - DCE). Por ello para interconectar dos equipos es necesario verificar íntegramente los pines asignados en los manuales del fabricante. Los vendedores a menudo usan la convención del género para esta interface. Sin embargo, el conector EIA-232E Alt A es hembra tanto para los equipos de terminal como de comunicaciones y el cable tiene conectores machos en ambos lados. Éste es un enfoque muy lógico porque ya no es necesario adivinar el género del conector a usar.

Mientras la EIA-232 describe las características físicas de la interface, la norma EIA-334A especifica la calidad de señal y la norma EIA-363 para sistemas no síncronos. Los voltajes de los datos transmitidos deben estar entre 5 y 15 v cuando se miden sobre una carga de prueba de 3000 a 7000  $\Omega$  y los datos recibidos deben estar entre 3 y 15 v. El voltaje a circuito abierto del transmisor no debe exceder 25 v con respecto a la tierra de señal. También son importantes los tiempos de subida y bajada de la señal. Por varios años el EIA dio a varios circuitos designaciones alfabéticas mientras el ITU-T usó un código de tres dígitos. La tendencia internacional actual es usar la nomenclatura de esta última. Nótese que para un enlace particular no se usan todos los pines. Algunos se especializan para módems con velocidad seleccionable, otros para servicios conmutados o con temporización externa. La descripción de pines se hizo en la interface V.24/V.28.

### 3.2.2 RS 422 A

Esta interface, llamada “**Interface de circuitos eléctricos balanceados diferenciales**”, usa circuitos de voltajes diferencial balanceados, lo que permite transmitir hasta varios Mbps y más de 1000 m. En la tabla 3.6 se dan las velocidades máximas de transmisión de las RS-422-A. Es totalmente compatible con las recomendaciones V.11 y X.27. Un circuito típico se muestra en la figura 3.10. Esta mayor performance se logra porque un transmisor diferencial emite señales gemelas de igual voltaje y polaridad opuesta por cada bit **1** ó bit **0**. En el otro extremo del circuito, el receptor es sensible sólo a la diferencia entre las dos señales sobre sus dos entradas, de tal modo que el ruido que se introduce a ambos hilos no afectará la operación de este receptor. Por eso se dice que los receptores diferenciales tienen buenas propiedades de rechazo de modo común.

TIPO DE SEÑAL	LONGITUD (M)	VELOC. MÁX. DE TRANSMISIÓN
RS-422A/V.11 (No terminada)	10	1 Mbps
	100	100 Kbps
	1000	10 Kbps
RS-423A/V.11 (Terminada)	10	10 Mbps
	100	1 Mbps
	1000	100 Kbps

**Tabla 3.6** Velocidades de transmisión. Normas RS-422A y RS-423A

### 3.2.3 RS 423 A

Llamada “**Características eléctricas de circuitos digitales de interface de voltaje desbalanceado**”, es similar a la EIA RS-232 C. Es una norma derivada de la RS-422-A, y puede usarse para aceptar voltajes desbalanceados de una interface EIA-232-D con un receptor diferencial. Sus características se aprecian en la tabla 3.7.

Un parámetro crucial de cualquier línea de transmisión es su impedancia característica ( $Z_0$ ), porque un receptor absorberá toda la señal recibida sólo si la línea termina en una resistencia igual a  $Z_0$ . Si no tiene este valor se producirán reflexiones de la señal recibida que la distorsionarán. Los valores de  $Z_0$  varían de 50 a 200  $\Omega$ .

### 3.2.4 RS 366 – EQUIPO DE LLAMADA AUTOMÁTICA

Esta norma define las características mecánicas, eléctricas y funcionales de la interface del equipo de llamada automática (*Automatic Calling Unit*) colocado entre el

TIPO DE SEÑAL	LONGITUD (M)	VELOC. MÁX. DE TRANSMISIÓN
RS-423A/ V.10 (No terminada)	10	100 Kbps
	100	10 Kbps
	1000	1 Kbps

Tabla 3.7 Señales de los circuitos RS-423-A

PIN	CIRCUITO	DESCRIPCIÓN	ATEG	CIRCUITO EQUIVALENTE RS 232C
1	Shield			
2	SI	Signalling Rate Indicator	II	Selector de velocidad de señalización
3	Reservado			
4	SD	Send Data	I	Transmisión de datos
5	ST	Send Timing	I	Clock de transmisión desde módem
6	RD	Receive Data	I	Recepción de datos
7	RS	Request so Send	I	Request so Send
8	RT	Receive Timing	I	Clock de recepción desde módem
9	CS	Clear to Send	I	Clear to Send
10	LL	Loop Local	II	Loop local
11	DM	Data Mode	I	Data Set Ready
12	TR	Terminal Ready	I	Data Terminal Ready
13	RR	Receiver Ready	I	Data carrier Detect DCD
14	RL	Remote Loopback	II	Loopback remoto
15	IC	Incoming Call	II	Ring Indicator
16	SF/SR*	Select Frequency (Signalling Rate Selector)	II	Selector frecuencia de velocidad de transmisión
17	TT	Terminal Timing	I	Clock de transmisión desde DTE
18	TM	Test Mode	II	Indicador de estado (prueba)
19	SG	Signal Ground	I	Tierra de señal
20	RC	Receive Common	II	Común de DCE
21	Reservado			
22	SD	Send Data	I	Transmisión de datos
23	ST	Send Timing	I	Clock de transmisión desde módem
24	RD	Receive Data	I	Recepción de datos
25	RS	Request so Send	I	Request so Send
26	RT	Receive Timing	I	Clock de recepción desde el módem
27	CS	Clear to Send	I	Clear to Send
28	IS	Terminal In Service	II	-----
29	DM	Data Mode	I	Data Set Ready
30	TR	Terminal Ready	I	Data Terminal Ready
31	RR	Receiver Ready	I	Data carrier Detect DCD
32	SS	Select Standby	II	Select Standby
33	SQ	Signal Quality	II	Detector de calidad de señal
34	NS	New Signal	II	
35	TT	Terminal Timing	I	Clock de transmisión desde DTE
36	SB	Standby Indicator	II	Standby Indicator
37	SC	Send Common	I	DTE común

Tabla 3.8 Descripción de pines de Interface RS 449 – conector de 37 pines

módem y el terminal. Sus propiedades eléctricas son compatibles con la norma RS 232 C.

### 3.2.5 RS 449

Esta interface, llamada “**Interface de propósito general de 37 pines y 9 pines para equipos con intercambio de datos seriales**”, retiene todas las capacidades del RS 232C e introduce 10 nuevos circuitos de intercambio para mejorar las características de la interface. Ésta normaliza un conector de 37 pines y un conector de 9 pines. Permite velocidades hasta 2 Mbps y una longitud de cable hasta 200 m. La asignación de sus pines se ve en las tablas 3.8 y 3.9.

Los 10 circuitos adicionales definidos en la RS 449 incluyen:

- Tres circuitos para el control y estado de las funciones de prueba del DCE (LL de circuito, LL local y *loop* remoto y modo de prueba de circuito TM).
- Dos circuitos para control y estado de la transferencia del DCE a una facilidad de telecomunicaciones (Circuito SS, *Standby* selectivo, y circuito SB, Indicador de *Stand By*).
- Un circuito para selección de frecuencia de transmisión DCE (circuito SF, *Select Frequency*).
- Un circuito que provee una función de fuera de servicio bajo el control del terminal (DTE) (Circuito IS, *Terminal In Service*).
- Un circuito para proporcionar una función de nueva señal (circuito NS, Nueva Señal).
- Dos hilos comunes.

Las características eléctricas de los circuitos de intercambio de las normas RS 422A y RS 423A son aplicables a la norma RS 449. Estos circuitos tienen estas categorías: I y II. Para aplicaciones donde la velocidad de transmisión es de 20 Kbps o menos, los circuitos de categoría I tendrían las características eléctricas balanceadas de la norma RS 422 A, sin la resistencia de terminación de cable, o las características desbalanceadas de la norma RS 423 A. Para aplicaciones los circuitos de categoría II usarán características eléctricas desbalanceadas según la norma RS 423 A. Los dos mayores beneficios de esta norma son la mayor distancia de cableado y las capacidades de diagnóstico mejoradas. La desventaja es que los conectores ocupan más espacio.

### 3.2.6 RS 485

Interface especializada, inusual en el área de cómputo pero sí en adquisición de datos. La interface RS232 es la más usada para comunicaciones seriales, pero tiene limitaciones. La RS485 soporta 32 controladores (*drivers*) y 32 receptores. Nos

referimos a comunicaciones *half-duplex*, multicáida sobre 1 ó 2 pares trenzados. Una red con interface RS485 puede conectarse a 2 ó 4 hilos con una longitud máxima de 4000 pies porque usa transmisión con voltaje diferencial, por ejemplo: una computadora conectada con varios dispositivos direccionables que comparten el mismo cable. Véase sus especificaciones en la tabla 3.10.

### 3.2.7 RS 488 – INTERFACE PARA INSTRUMENTOS PROGRAMABLES

Esta interface fue diseñada para sistemas de instrumentación que requieren comunicaciones a distancia limitada (cerca de 20 m). Esta norma define tantas variables como es posible, sin definir el uso de la interface, ni dar referencia del hardware usado para su implementación.

PIN	CIRCUITO	DESCRIPCIÓN	CATEG
1	Shield		
2	SRR	Secondary Receiver Ready	II
3	SSD	Secondary Send Data	II
4	SRD	Secondary Receive Data	II
5	SG	Signal Ground	II
6	RC	Receive Common	II
7	SRS	Secondary Request to Send	II
8	SCS	Secondary Clear to Send	II
9	SC	Send Common	II

**Tabla 3.9** Descripción de pines de Interface RS 449 – conector de 9 pines

ESPECIFICACIONES	VALORES
Modo de operación	Diferencial
Número total de <i>drivers</i> y receptores en 1 línea	1 controlador y 32 receptores
Longitud máxima de cable	4000 pies (1205 m)
Velocidad de transmisión máxima	10 Mbps
Voltaje máximo de salida del controlador ( <i>driver</i> )	- 7 a + 12 v
Impedancia de carga del controlador	54 Ω
Corriente máx. controlador en estado Z (energizado)	+/- 100 uA
Rango de voltaje de entrada del receptor	- 7 a + 12 v
Sensibilidad de entrada del receptor	+/- 200 mV
Resistencia de entrada del receptor	Mayor de 12 kΩ

**Tabla 3.10** Especificaciones de norma RS-485

**3.2.8 ANSI/EIA-530**

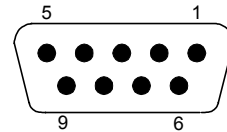
El EIA-530 es la respuesta a los reclamos sobre el gran tamaño de la interface de 37 pines EIA RS-449, a la cual reemplaza pero en sólo 25 pines, manteniendo la velocidad de transmisión hasta 2 Mbps. Justo cuando el mundo tiende a la miniaturización se introdujo la EIA RS-449. Actualmente la interface EIA 530 tiene el mismo conector mecánico de la norma EIA-232, pero usa los voltajes balanceados de la norma EIA-422 A o los voltajes desbalanceados de la norma EIA-423 A. Aunque sea posible conectar un EIA-530 a un EIA-232, ambos son incompatibles. La tabla 3.11 describe la designación de pines para la interface EIA-530. Al usar voltajes balanceados, los pines marcados con A y B se emplean por cada circuito correspondiente. Si se usan voltajes desbalanceados la interface sólo emplea los pines marcados con la letra A y el pin de retorno de señal común.

PIN	FUNCIÓN EIA 530	PIN equivalente EIA RS-449
1	Shield	—
2	Transmitted data A	SD – 4
3	Receive data A	RD – 6
4	Request-to-send A	RS – 7
5	Clear to send A	CS – 9
6	CDE ready A	DM – 11
7	Signal ground	SG – 19
8	Receive line signal detector A	RR – 13
9	Receive signal element timing B (desde DCE)	RT – 26
10	Received line signal detector B	RR – 31
11	Transmit signal element timing B (desde DTE)	TT – 35
12	Transmitter signal element timing B (DCE)	ST – 23
13	Clear to send B	CS – 27
14	Transmitted data B	SD – 22
15	Transmitter signal element timing A (DCE)	ST – 5
16	Received data B	RD – 24
17	Receiver signal element timing A (desde DCE)	RT – 8
18	Local loopback	LL – 10
19	Request to send B	RS – 25
20	DTE ready A	TR – 12
21	Remote loopback	RL – 14
22	DCE ready B	DM – 29
23	DTE ready B	TR – 30
24	Transmit signal element timing A (desde DTE)	TT – 17
25	Test mode	TM – 18

**Tabla 3.11** Asignación de pines de la norma EIA 530

**3.2.9 EIA/TIA-574**

La interface EIA/TIA-574 reemplaza a la EIA-232D pero en esencia, crea un nuevo conector de 9 pines, diagramado en la figura 3.11. Este conector es incompatible eléctricamente con la norma EIA-232D, que usa señales de 5 a 15 v y acepta velocidades menores de 20 Kbps. Esta interface de 9 pines soporta velocidades de transmisión mayores y la maneja una fuente de poder de +/- 5 v. Se ha mantenido las mismas conexiones del conector hembra. En la tabla 3.12 se ve sus circuitos disponibles. Véase las definiciones bajo la norma EIA-232C para una descripción de los circuitos. Recuerde que el conector EIA-574 no trabaja con la antigua interface EIA-232-D porque sus voltajes y tiempos de subida son distintos. Es lógico pedir una interface EIA-574 porque opera a velocidades de datos más altas y tiene menos requerimientos de potencia.



**Figura 3.11** Interface EIA/TIA-574 (hembra)

**3.2.10 RJ 11 – RJ12 - INTERFACES DE VOZ**

Los conectores para equipos telefónicos son *jacks* minimodulares de 4 pines (RJ-11) y 6 pines (RJ-12) y los cables conectores tienen los conectores machos en cada extremo.

Como la mayoría de operaciones telefónicas sólo usan dispositivos de dos hilos, algunos conectores sólo tendrán 4 contactos (los contactos 1 y 6 no se colocan). Tener cuatro conectores es excesivo para la operación a dos hilos, pero es adecuado para dispositivos de cuatro hilos.

PIN	CIRCUITO UIT-T	DESIGNACIÓN EIA / TIA - 574	TRANSMISIÓN DESDE
1	109	Detector de señal recibida en línea	DCE → DTE
2	104	Datos recibidos	DCE → DTE
3	103	Datos transmitidos	DTE → DCE
4	108/2	DTE listo	DTE → DCE
5	102	Señal común	DTE → DCE
6	107	DCE listo	DCE → DTE
7	105 / 133	Petición para enviar / listo para recibir (*)	DTE → DCE
8	106	Clear To Send	DCE → DTE
9	125	Indicador de llamada	DCE → DTE

(\*) El circuito 105 puede tomar el rol del circuito 133 si se requiere control de flujo

**Tabla 3.12** Asignación de circuitos y pines de la interface EIA/TIA-574